版本更新说明

版本号	更新日期	更新点：
V1.0	2025.04.02	初始版本
V1.1	2025.04.15	DCDC功率电感改用10uH，更新PIN对PIN替换_MIC说明

杰理方案咨询（QQ号:371116160 邮箱:sales@yunthinker.com）

IO名词解析

VPWR：芯片供电输入端（<=5.5V），或内置充电输入端；
VBAT：芯片供电输入端（<=4.5V），或内置充电输出端（支持3.7V锂电池充电）；
IOVDD：芯片LDO模拟输出（不可关断），驱动电流120mA（包括主控IOVDD耗行）；
OCP：VBAT供电过流保护（要求软件配置OCP使能，仅限个别有OCP说明的封装）；
LP_TH：内置触摸（x为通道）；
ADCx：ADC采样输入检测（x为通道）；
MIC_x0：MIC单端音电容输入（专用）；x为通道；
MIC_BIASx：MIC供电，可选内置上拉0.5K~14KΩ输出，x为通道；
AIN_x：模拟音频输入（x为通道），其中AIN_xN为差分负端输入（专用）；
ntc：外挂NTC文件音外部上拉检测（专用）；
pu：上电开机初始状态为上拉；
pd：上电开机初始状态为下拉；
AVSS：模拟地；
VSS：数字地或主系统地；

设计安全规范

设计安全规范
1、清严格参照原理图设计，打样测试。
2、电池选型
a、请使用品质优良的电池，以保证容量。
b、方案必须带锂电保护（如电池无锂保，则PCB板必须有锂保）。
c、方案必须考虑天线功耗（由厂时默认频阻最低功耗）。
3、电容选型
a、注意容值随电压升高而下降，请确保工作电压下的容值（优选0402或更大尺寸的封装）。
b、请使用原装电容（非拆机，完成电容）；以保证容值和品质。
c、主控电源VBAT、VPWR、DCVDD退耦电容耐压值至少16V；
主控其他电容耐压值≥3V；其它外设电容按相应工作要求选择（防止浪涌、过冲击穿）。
4、静电选型
a、整机静电标准必须≥（接触±4KV，空气±8KV）。
b、天线输入端必须加ESD管，请使用推荐型号。
5、浪涌选型
a、抗浪涌值一般要求≥ ±4kV（根据实际应用场景调整），
建议留有余量设计。
b、充电输入端必须预留TVS管，请使用推荐型号。

AGND走线要求

AGND地走线要求：
1、PCB Layout需要分地（区分AGND和GND）
2、AGND走线顺序：
音频设备AGND->主控AGND管脚->总供电A口GND短短接，
即音频设备地（如MIC器件地）。单独走线至主控AGND管脚，
再从主控AGND管脚，单独走线到总电源供电A口GND短短接。
注：若电路板空间有限，可尝试AGND在主控对地GND走短接
（需要是芯片有地 ）

AGND管脚处，和主控对底地GND做短短接（焊接还是否有地 ）

注意：VBAT耐压<=4.5V，VPWR耐压<=5.5V

PIN对PIN替换_MIC说明

模拟MIC		7003F		是否可兼容7003F		
				7103F	征程HMIC	硅MIC
单端音电容	IN	PIN19	PIN19	√	--	
单端隔直	IN	PIN18/19	PIN18/19	×	√	
差分隔直	BIAS	PIN18	PIN19			
	P=N	PIN18=PIN19	PIN18=PIN19	--	√	
	BIAS	--	--			

注1：单端音电容MIC，只支持征程HMIC，不支持硅MIC
注2：征程HMIC单端/差分隔直，须占用MICBIAS/MICLDO供电，硅MIC无此限制，可任选IO供电

外置充电设计

外置充电设计：
1、PA2是CHG_DET，用于外置充电IC充电，光满状态检测
2、PA2不接CHG_DET，可调整做其他外设应用，此时改用VBAT电量检测，仍可支持外置充电IC充电

芯片外围物料取值要求

应用方案电源模式		芯片外围物料取值【VBAT供电】
标准方案	DCDC	VBAT=106、VPWR=102、IOVDD=106、DCVDD=106
	LDO	VBAT=106、VPWR=102、IOVDD=106、DCVDD=106
省成本方案	DCDC	VBAT=105、VPWR=NC、IOVDD=105、DCVDD=106
	LDO	VBAT=105、VPWR=NC、IOVDD=105、DCVDD=105

注1：注意容值随电压升高而下降，请确保工作电压下容值（优选0402及以上封装）
注2：DCDC模式，10uH功率电感不可省；LDO模式，10uH功率电感可省
注3：IOVDD外接大负载供电（非ISD下等），IOVDD管脚电容建议物值改为106

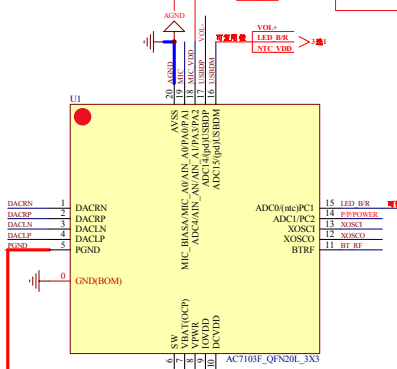
DCDC设计要求

DCDC电路设计：
1、DCDC方案会用区分PGND和GND。（LDO方案无此限制）
2、PGND管脚，禁止直接和芯片 衬底地表层短接。
PGND可在VBAT退耦电容地打过孔到背面和主地GND短接，
或单独走线到电池地短接。
3、功率电感尽量靠近主控，SW走线尽量短、粗、不过孔。
4、功率电感避免正对晶振、需远离MIC、DAC、触摸、RF、
磁性等模拟和易受干扰模块，特别是SW走线和功率电感处，
禁止布线（多层板可以用地隔离）。
5、DCDC退耦电容地，必须短且大面积回到主控对底GND处，
主控对底GND要大面积铺地回电池地，尽量保证某一层完整地。
6、DCVDD必须从LC滤波电容处引出，即走线经过106电容后，
才能给其他模块供电，线宽≥0.5mm。
7、VBAT 105退耦电容地，耐情况选DC'0D1 106电容地，品质地
及芯片对底地。
8、注意功率电感的辐射干扰，优选屏蔽性能好的大尺寸封装电感。

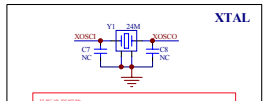
DCDC功率电感选型：
10uH，DCR尽量小（如≤2Ω），SFR≥20MHz，Isat/Irms≥200mA。
推荐型号：SDHK1608HB100MT/MWSD201ZFE100KT

DCDC方案：
VBAT电容地，必须用尽大面积回到PGND管脚
PGND与VBAT退耦电容地处打过孔到背面和主地GND短接

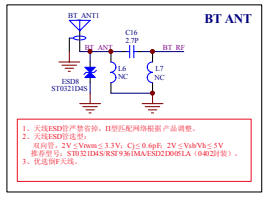
LC回路尽可能短，DCVDD退耦电容的输出主控地址处
DCVDD电容地，的情况下VBAT电容地



外置充电设计



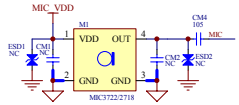
晶振选型规格：
1、负载电容：≤10pF（3225封装），≤8pF（2016封装）。
典型推荐：9pF（Typ）。
2、频偏偏差：±10PPM以内。



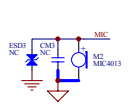
1、天线ESD管严禁省掉，且型匹配网络根据产品调整。
2、天线ESD管选型：
双向管，2V ≤Vrwm≤ 3.3V；Cj≤ 0.6pF；2V ≤Vrb/Vh≤ 5V
推荐型号：ST0521DAS/RSF936/IMA/ESD230051A（0402封装）。
3、优选倒F天线。

MCU

模拟硅MIC



驻极体MIC

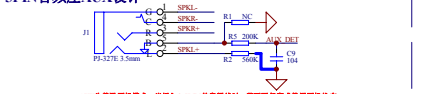


MIC输入设计：
1、MIC 器件地为模拟地，走线时必须单独连接到主控 IC 模拟地 AGND，以保证地回路干净。
2、MIC 电路必须远离干扰源，如 RF 天线、数字信号等。
3、MIC 信号物料及布线路径尽量用地线包裹屏蔽，减少其他干扰源的影响；
4、MIC 信号管脚预留对地电容物料，以滤除高频干扰信号。

ESD保护设计：
MIC 器件信号输入端附近，预留静电管，可提高抗静电能力。
选型要求：单向管/双向管，3.3V ≤Vrwm ≤ 5V；Cj ≤ 130pF；3.3V ≤Vbr ≤5V
推荐型号：ST0371S9/ST0561D4

MIC

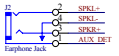
5PIN音频座AUX设计



AUX为带耳机模式，当插入3.5MM的音频插时，置为耳机完成音频耳机状态
此时主控音频关机，DAC说高阻，按键不支持开机和功能操作，需按掉3.5MM插，主控才能正常开机工作。

AUX电路设计：
1、AUX_DET检测（内部开1M上拉输入检测）
a、AUX未插入：SPKL=电压（≤0.6V）≤AUX_DET≤0.43*IOVDD电压（如1.2V），建议检测阈值<=2V。
b、AUX在插入（如AUX插入电脑PC，且PC不给耳机充电）：AUX_DET>IOVDD电压，建议检测阈值>2V。
c、AUX在插入（如AUX插入电脑PC，且PC给耳机充电）：此时充电关机。
2、音频座选型要求：
a、未插入：2脚(音频脚)和5脚(检测脚)短接，1脚和4脚断开
b、有插入：2脚(音频脚)和5脚(检测脚)断开，1脚和4脚短接

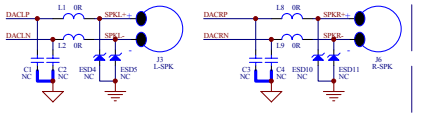
4PIN音频座AUX设计



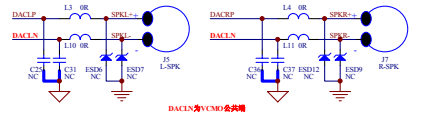
AUX为带耳机模式，当插入3.5MM的音频插时，置为耳机完成音频耳机状态
此时主控音频关机，DAC说高阻，按键不支持开机和功能操作，需按掉3.5MM插，主控才能正常开机工作。

AUX电路设计：
1、AUX_DET检测（内部开1M上拉输入检测）
a、AUX未插入：AUX_DET典型值为IOVDD。建议检测阈值>2V。
b、AUX在插入（如AUX插入电脑PC，且PC不给耳机充电）：AUX_DET典型值SPKL-电压。建议检测阈值<=2V。
c、AUX在插入（如AUX插入电脑PC，且PC给耳机充电）：此时充电关机。
2、音频座选型要求：
a、未插入：2脚(音频脚)和4脚(检测脚)断开
b、有插入：1脚(音频脚)和4脚(检测脚)短接

DAC_双差分输出



DAC_共用DACLN输出



DACLN为VCMO共用

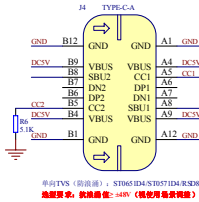
DAC输出设计：
1、DAC电路必须远离干扰源，如 RF天线、数字信号等。
2、DAC 信号物料及布线路径尽量用地线包裹屏蔽，减少其他干扰源的影响；必要时，可对 DAC 布局走线区域净空。
3、DAC 建议预留 LC 低于扰电路，根据实际噪声情况，可适当的调整参数；
L 的参考范围0~560uH，C 的参考范围（10~100p）。

ESD保护设计：
DAC喇叭接口附近，预留静电管，可提高抗静电能力。
选型要求：单向管/双向管，3.3V ≤Vrwm ≤ 5V；Cj ≤ 130pF；3.3V ≤Vbr ≤5V
推荐型号：ST0371S9/ST0561D4

Earphone

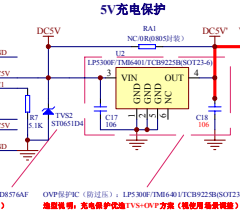
5V充电输入必须预留防浪涌 防静电电路，根据产品技术到定

5V充电输入



单向TVS（防浪涌）：ST0651D4/ST0571D4/RSB8576AF
选型要求：钳位电压：≤8V（低使用场景钳位）

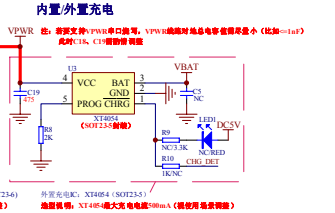
5V充电保护



OVP保护IC（防过压）：LP5300F/TMB6401/TCB9225B(SOT23-6)
选型说明：充电前护IC为TVS+OVP方案（低使用场景钳位）

注：若要支持VPWR中口拉写，VPWR线路对地电容值要尽量小（比如<=1nF）
此时C18、C19需防浪 到底

内置/外置充电



外置充电IC：XT4054（SOT23-5）
选型说明：XT4054最大充电电流500mA（低使用场景钳位）

5V充电输入设计：
1、充电输入端（如 DC5V 适配器入/SBSV 接口等），必须加浪涌保护电路。
2、浪涌保护电路有：OVP 保护 IC、单向 TVS 管、OVP+TVS。根据需求选择，一般 OVP 优于单向 TVS。
3、TVS 管选择高压防浪涌型号，根据产品需求调整。
4、使用内置充电，5V输入需按照VPWR，且锂电池供电必须和主控VBAT保持短接。
5、使用外置充电IC，5V输入建议和VPWR短接，支持充电插拔检测、低电电池充电等应用。
6、若要支持VPWR中口拉写，VPWR线路对地电容值需尽量小（比如<=1nF）。

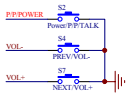
Charge /POWER

三按键（2IO）

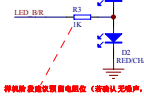
支持按键功能自定义

三按键（3IO）

支持按键功能自定义



KEY



焊机阶段通过预留电阻位（焊确认无噪声，可直接短接）

LED

预留测试点

JL1168烧写器烧写升级测试点：VBAT、DM、DP、GND
JL USB插件盘工具烧写升级测试点：VPWR、DM、DP、GND
JL测试盒单口升级测试点：VPWR、GND

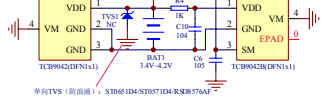
VBAT	VBAT	VBAT耐压：<=4.5V
VPWR	VPWR	VPWR耐压：<=5.5V
DM	USBDM	
DP	USBDP	
GND	GND	

注：VPWR中口拉写，VPWR线路对地电容值要尽量小（比如<=1nF）

LED

Test Point

电池必须要锂电保护板，或IC内置锂电保护电路
化龙电池要锂电 或式锂IC TCB9042B



单向TVS（防浪涌）：ST0651D4/ST0571D4/RSB8576AF

Charge /POWER